
Verfahren zur Herstellung von elektrisch-optischen Leiterplatten mit Polysiloxanwellenleitern und ihre Verwendung

Beschreibung

Die Erfindung betrifft ein Verfahren zur Herstellung einer elektrisch-optischen Leiterplatte gemäß Oberbegriff des Anspruches 1 sowie eine Verwendung einer derartigen Leiterplatte gemäß Oberbegriff des Anspruches 30.

Die zunehmende Taktrate von Prozessoren und die damit einhergehende Steigerung der Datenrate auf Computerboards stellt eine wachsende Herausforderung an die elektrische Verbindungstechnik dar. Insbesondere ist die Signalintegrität bei Datenraten im Bereich von Multibit pro Sekunde bis zu Gigabit pro Sekunde nur unter großen technischen und finanziellen Aufwendungen zu gewährleisten. Der Grund liegt in der Antennenwirkung elektrischer Leitungen im Hochfrequenzbereich, sowohl hinsichtlich der Sendewirkung als auch hinsichtlich der Empfangswirkung.

Aus diesem Grund werden seit Jahren optische Verbindungstechniken diskutiert und untersucht, da Lichtleiter keine Antennenwirkung selbst bei Datenraten bis in den Bereich von Terabit pro Sekunde zeigen. Das technische Problem, welches es zur Realisierung einer optischen Verbindungstechnik zwischen elektrisch arbeitenden Modulen (Prozessoren) zu lösen gilt, ist die Integration von optischen und elektrischen Leitungsmedien in einer gemeinsamen Baugruppe.

Für einen industriellen Einsatz stellt die sog. elektrisch-optische Leiterplatte (EOLP) eine bevorzugte Lösung dar. Sie besteht z.B. aus einer konventionellen Multilayerplatine, in der den elektrischen Lagen eine optische Lage hinzugefügt wird. Die Ein- und Auskopplung der Lichtsignale in die optische Lage kann z.B. durch Mikrospiegel erfolgen, die sich an den Enden der Wellenleiter befinden. In Fig. 1 ist eine solche elektrisch-optische Leiterplatte schematisch dargestellt.

In der Publikation "S. Lehmacher, A. Neyer „Integration of polymer optical waveguides into printed circuit boards (PCB)", Proceedings MICRO.tec 2000, vol. 1, Hanno-

ver, Sept. 2000, pp. 111-113 " wird eine solche EOLP beschrieben. Dabei wird die optische Lage durch Heißprägetechniken in thermoplastischen Materialien wie z.B. Polycarbonat (PC) oder Cycloolefincopolymer (COC) hergestellt. Die optische Lage übersteht in der Regel die Einlamination in eine Multilayerplatine bei Temperaturen um 160°C ohne signifikante Zusatzverluste. Die hohen Temperatureinwirkungen beim für die industrielle Herstellung erforderlichen Reflow-Löten von ca. 230°C während einiger Minuten führen jedoch zu so erheblicher Degradation der optischen Polymere, daß eine weitere sinnvolle Verwendung der Multilayerplatine nicht mehr möglich ist. Ähnliche Konzepte, die auch auf Heißprägeverfahren unter Verwendung von thermoplastischen Materialien basieren, wurden bzw. werden in öffentlich geförderten Projekten (BMBF – Bundesministerium für Bildung und Forschung) „EOCB“, „OPTOSYS“ und „OPTICON“ verfolgt mit dem Ergebnis, daß die verwendeten thermoplastischen Materialien keine für die Leiterplattenintegration ausreichende Temperaturstabilität besitzen. Im BMBF-Projekt „MOES“ werden photostrukturierbare Epoxydharze als Wellenleitermaterial verwendet. Neben den Schwierigkeiten, Koppelspiegel zur Einleitung der optischen Signale in und aus der optischen Schicht herzustellen, zeigen sich auch hier Stabilitätsprobleme bei Temperaturen oberhalb von 200°C.

Die Verwendung der bekannten Heißprägetechniken zur Herstellung von optischen Lagen haben weiterhin den Nachteil, daß durch die einwirkenden Temperaturen und den notwendigen Druck keine besonders guten optischen Eigenschaften der dergestalt erzeugten optischen Lagen erreichbar sind. Zwar lassen die bei den Heißprägetechniken verwendeten lichthärtenden Materialien eine Wellenleiterstrukturierung durch Fotoprozesse oder Ätzprozesse zu, eine einfache Herstellung der zur Einleitung und Ausleitung des Lichtes in die optische Lage benötigten Koppelspiegel ist hierbei jedoch nicht möglich. Mittels Abformtechniken lassen sich andererseits bei thermoplastischen Materialien zwar Wellenleiter mit Umlenkspiegeln an ihren Enden herstellen, diese sind jedoch aufgrund der in der Regel niedrigen Glastemperaturen der erforderlichen Lödbadtemperaturen nicht gewachsen.

In der US-Patentanmeldung US2003/0006068 A1 "System and method for integrating optical layers in a PCB for inter-board communications" wird ein Verfahren zur Herstellung einer EOLP beschrieben, welches auf der Lamination von optisch trans-

parenten Polymerfolien unterschiedlicher Brechungsindizes basiert, die durch Laserablation strukturiert werden. Als bevorzugtes Polymer wird das kommerzielle Polyguide-System angegeben.

Die Nachteile dieses Verfahrens sind:

- 5 • Das Polyguide-System ist Acrylat-basiert und besitzt daher eine für Lötbadanwendungen nicht ausreichende Temperaturfestigkeit.
- Die Strukturierung durch Laserablation verursacht prozeßbedingt Rauheiten an den Wellenleiterwänden, die zu erhöhten Verlusten führen. Über Ergebnisse dieses Prozesses wird nicht berichtet.
- 10 • Die Strukturierung der Wellenleiter durch Ablation erfolgt seriell und ist daher sehr zeit- und kostenintensiv.
- Die Herstellung von Ein- und Auskoppelspiegeln z.B. durch Laserablation muß seriell erfolgen, erfordert eine hohe Justagepräzision und ist daher sehr zeit- und kostenintensiv.
- 15 In der US-Patentanmeldung US2003/0007745 A1 "Optically interconnecting integrated circuit chips" wird eine Anordnung beschrieben, die eine Ankopplung von lichtemittierenden und lichtdetektierenden Bauteilen in eine optische Lage in einer Leiterplatte ermöglichen soll. Über die Ausführung der optischen Lage und die Eigenschaften der verwendeten Materialsysteme werden keine Aussagen gemacht. Realisierungsbeispiele werden nicht erwähnt.
- 20

In der Literatur sind weiterhin Methoden bekannt, aus Polysiloxanmaterialien Lichtwellenleiter herzustellen (Mitsuo Usui et al., "Low-loss passive polymer optical waveguides with high environmental stability", Journal of Lightwave Technology, vol. 14, 1996, pp 2338-2343). Diese Verfahren basieren auf reaktiven Ätzprozessen (RIE)

25 zur zweidimensionalen Definition der lateralen Wellenleitergeometrien und weisen damit die bekannten Nachteile reaktiver Ätzprozesse auf.

Aufgabe der vorliegenden Erfindung ist es daher, ein Verfahren zur Herstellung dämpfungsarmer und höher temperaturstabiler optischer Lagen anzugeben, die für eine prozeßtaugliche Integration in Leiterplatten geeignet sind.

Die Lösung der erfindungsgemäßen Aufgabe ergibt sich hinsichtlich des Verfahrens aus den kennzeichnenden Merkmalen des Anspruches 1 und hinsichtlich der Verwendung aus den kennzeichnenden Merkmalen des Anspruches 30 jeweils in Zusammenwirken mit den Merkmalen des zugehörigen Oberbegriffes. Weitere vorteilhafte Ausgestaltungen der Erfindung ergeben sich aus den Unteransprüchen.

Die Erfindung hinsichtlich des Verfahrens geht aus von einem Verfahren zur Herstellung einer elektrisch-optischen Leiterplatte, die eine Anzahl Schichten mit elektrisch leitenden Elementen und mindestens eine Schicht mit optisch leitenden Elementen, insbesondere mit Wellenleitern aufweist. Ein derartiges Verfahren wird derart weiter entwickelt, daß die mindestens eine optische Lage ein Polysiloxanmaterial aufweist und die Strukturierung der Elemente der optischen Lage durch Gießtechniken erfolgt, wobei die mechanische Verbindung zwischen der optischen Lage und der mindestens einen Schicht der elektrisch leitenden Leiterplattenschichten im direkten Zusammenhang der Herstellung der optischen Lage vorgenommen wird. Die Verwendung von Polysiloxanmaterialien zur Herstellung der optischen Lage für die Integration in Leiterplatten erlaubt eine Temperaturstabilität bis weit über 200°C und derartige optische Lagen sind kurzzeitig sogar bis 300°C belastbar. Unter dem Begriff Polysiloxan soll im weiteren die gesamte entsprechende Materialklasse aus Silikonpolymeren verstanden werden, die hinsichtlich Temperaturstabilität und optischer Eigenschaften entsprechend gleichartige oder vergleichbare Eigenschaften aufweisen. Damit eignet sich dieses Materialsystem hervorragend für den Einsatz in Reflow-Lötprozessen, die bei einer zukünftigen bleifreien Zusammensetzung der Lötbadertemperaturen von nahezu 300°C erfordern werden. Aktuell liegt die Temperaturbelastung in Reflow-Lötbädern bei ca. 230°C. Es ist kein anderes Polymer-Materialsystem mit solchen Eigenschaften bekannt. Die erfindungsgemäße Gießtechnik zur Realisierung insbesondere von Polysiloxanwellenleitern bietet weiterhin erstmals die Möglichkeit einer einfachen dreidimensionalen Strukturierung der optischen Lage, die für eine parallele Herstellung aller Wellenleiterstrukturen insbesondere auch mit integrierten Koppelspiegeln (z.B. mit 45°-Flanken) und damit für eine

ökonomische Herstellung von derartigen Leiterplatten wesentlich ist. Die im direkten zeitlichen Zusammenhang mit der gießtechnischen Herstellung der optischen Lagen erfolgende Verbindung der optischen Lage mit zumindest einer Schicht der elektrisch leitenden Leiterplattenschichten erlaubt darüber hinaus eine wesentliche Verbesserung des Handlings der optischen Lage, die üblicherweise sehr dünn im Bereich von
5 nur 100 – 200 µm ausgebildet und damit mechanisch sehr wenig stabil und zusätzlich elastisch ist. Dadurch ist nach der an sich schon recht schwierigen Entfernung der optischen Lage aus einer entsprechenden Herstellungsform das Handling für den weiteren Herstellungsprozeß einer Leiterplatte schwierig. Durch das Anbinden
10 an die eine Schicht der Leiterplatte entfällt jedoch dieses Handlingsproblem weitgehend, da die Leiterplatte selbst mechanisch wesentlich stabiler als die optische Lage ausgebildet ist und daher auch einfacher gehandhabt werden kann. Die Leiterplattenschicht stabilisiert daher die optische Lage für den weiteren Herstellungsvorgang. Damit können z.B. auch Positioniervorgänge im Zuge der weiteren Fertigung zwischen optischer Schicht und der Leiterplatte selbst mit höherer Genauigkeit ausgeführt werden, wodurch bisher notwendige Justierungsvorgänge z.B. im Rahmen des Anschlusses der optischen Schicht an elektrische Bauelemente entfallen können. So kann beispielsweise die Leiterplattenschicht vor dem Ausformen der optischen Lage relativ zur Gießform der optischen Lage positioniert werden, was viel einfacher als
20 die Positionierung z.B. relativ zu einer schon ausgeformten nachgiebigen optischen Lage selbst ist.

Von besonderem Vorteil ist es hierbei, wenn die mechanische Verbindung zwischen der optischen Lage und der mindestens einen Schicht der elektrisch leitenden Leiterplattenschichten direkt bei der Herstellung der Elemente der optischen Lage vorgenommen wird. Damit entfallen jegliche Handhabungsvorgänge der optischen Lage
25 als eigenständiges Element im Rahmen der weiteren Fertigung der Leiterplatte, indem die optische Lage schon im Rahmen ihrer eigenen Herstellung mit der Leiterplatte verbunden werden kann. Die in-situ-Verbindung von optischer Lage und Leiterplatte verhindert jegliche Fehlerquellen wie Beschädigungen und Positionierungsfehler, die sich sonst aufgrund der schlechten Handhabbarkeit der optischen Lage
30 als einzelnes Bauteil nicht vermeiden lassen. Damit läßt sich der Herstellungsvor-

gang kombiniert optisch-elektrischer Leiterplatten wesentlich verbessern und sicherer gestalten.

Eine vorteilhafte Ausgestaltung der Erfindung sieht vor, daß die optische Lage aus einem höherbrechendem Kern-Polysiloxan sowie einem niedrigbrechenden Polysiloxan als Superstratschicht und einem niedrigbrechenden Polysiloxan als Substratschicht in Form von Deckschichten auf dem Kern-Polysiloxan gebildet wird. Hierdurch können die besonderen Vorteile von Polysiloxanwerkstoffen im Hinblick auf die Temperaturstabilität und die hohe optische Güte besonders gut miteinander kombiniert werden, wenn alle die optische Lage bildenden Schichten aus derartigen Polysiloxanen gebildet sind. Die Verbindung derartig gleichartiger Materialien läßt sich dabei ebenfalls einfach herstellen, darüber hinaus ist das Temperaturverhalten ebenfalls weitgehend identisch.

In einer ersten vorteilhaften Ausgestaltung wird das Superstrat-Polysiloxan in flüssiger Form auf das schon verfestigte Kern-Polysiloxan appliziert, danach in seiner flüssigen Phase mit einer Schicht der elektrisch leitenden Leiterplattenschichten in Verbindung gebracht und anschließend vernetzt. Bei dieser Vorgehensweise wird die Superstratschicht direkt auf das Kern-Polysiloxan aufgebracht, ohne daß das Kern-Polysiloxan selbst aus der Gießform heraus genommen werden muß. In einer äquivalenten Ausgestaltung ist es aber auch denkbar, daß das Substrat-Polysiloxan in flüssiger Form auf das schon verfestigte Kern-Polysiloxan appliziert wird, in seiner flüssigen Phase mit einer Schicht der elektrisch leitenden Leiterplattenschichten in Verbindung gebracht und anschließend vernetzt wird. Damit kann wahlweise entweder die Substratschicht oder die Superstratschicht auf das Kern-Polysiloxan aufgebracht werden, je nachdem, welche Vorgehensweise für die weitere Fertigung der Leiterplatte vorteilhafter ist. Durch das Aufbringen der Schicht der Leiterplatte auf die noch flüssige Substratschicht bzw. Superstratschicht kann nach der anschließenden Vernetzung dieser Polysiloxanschicht die Schicht der elektrisch leitenden Leiterplattenschichten mechanisch sicher und ohne zusätzlichen Arbeitsgang an der Polysiloxanschicht festgelegt werden. Durch das Abdecken der aufgegossenen Superstratschicht oder der Substratschicht mit dem Leiterplattenmaterial wird die optische Lage gleichzeitig mit dem Leiterplattenmaterial fest verbunden. Eine nachträgliche Lamination bzw. Verklebung der optischen Lage mit Leiterplattenmaterial ist technisch

ebenfalls möglich, dann muß jedoch ein zusätzlicher Laminations- bzw. Klebeschritt erfolgen.

Der Verbund aus Superstratschicht/Kern-Polysiloxan und der Substratschicht kann besonders vorteilhaft hergestellt werden, wenn in einem ersten Schritt Grubenstrukturen einer Gießform mit höherbrechendem Kern-Polysiloxan gefüllt und ausgehärtet werden, in einem zweiten Schritt ein niedrigbrechendes Polysiloxan als Superstratschicht so aufgebracht wird, daß sie sich mit dem Kern-Polysiloxan verbindet, in einem dritten Schritt die Superstratschicht mit den auf ihr befindlichen optisch leitenden Elementen von der Gießform getrennt werden und in einem vierten Schritt ein niedrigbrechendes Polysiloxan als Substratschicht auf das Kern-Polysiloxan aufgebracht wird. Hierbei füllt zuerst das Kern-Polysiloxan die Gießform aus und wird anschließend mit der Superstratschicht abgedeckt und anschließend nach dem Entformen des derart hergestellten Verbundes in einem getrennten Arbeitsgang die Substratschicht aufgebracht.

Denkbar ist es allerdings auch, das in einem ersten Schritt das niedrigbrechende Polysiloxan-Substrat mit Grubenstrukturen gießtechnisch hergestellt wird, in einem zweiten Schritt ein höherbrechendes Kern-Polysiloxan in die Gruben gefüllt und in einem dritten Schritt ein niedrigbrechendes Polysiloxan als Superstratschicht auf den Verbund Polysiloxan-Substrat/Kern-Polysiloxan aufgebracht wird.

Von besonderem Vorteil im Hinblick auf die Genauigkeit der Fertigung von Superstratschicht bzw. Substratschicht ist es, wenn die Schicht der elektrisch leitenden Leiterplattenschichten auf der dem flüssigen Polysiloxan der Substratschicht bzw. der Superstratschicht zugewandten Seite mikrostrukturierte Abstandshalter aufweist, die eine definierte Dicke der Substratschicht bzw. der Superstratschicht gewährleisten. Durch die Einführung von derartigen Stützstrukturen auf den Leiterplatten, die als Abstandshalter fungieren, werden sehr dünne Superstrat- und Substratschichtdicken von wenigen $10\mu\text{m}$ möglich, die bei einer freitragenden Ausführung keine ausreichende mechanische Stabilität aufweisen würden. Möglichst dünn-schichtige Aufbauweisen sind aber für die Integration in Multilayerplatinen sehr vorteilhaft.

In einer anderen Ausgestaltung der Erfindung hinsichtlich der Verbindung zwischen optischer Lage und Leiterplatte ist es auch denkbar, daß die mechanische Verbin-

5 dung zwischen der optischen Lage und der mindestens einen Schicht der elektrisch leitenden Leiterplattenschichten im Anschluß an die Herstellung der optischen Lage vorgenommen wird. Hierbei wird die optische Lage erst komplett oder weitgehend komplett vorgefertigt und erst dann, allerdings ohne weitere Zwischenschritte mit der Leiterplattenschicht verbunden. Dadurch wird erreicht, daß die Fertigung der optischen Lage in einem vorteilhaften Ablauf erfolgen kann und dann nach Abschluß der Arbeiten an der optischen Lage diese als Ganzes mit der Leiterplattenschicht verbunden wird. Ab diesem Zeitpunkt wird dann der Verbund aus optischer Lage und Leiterplattenschicht wieder in dem schon beschriebenen Sinne als Ganzes handhabbar. Dabei kann die optische Lage entweder einseitig oder beidseitig mit einer oder mehreren Schichten der elektrisch leitenden Leiterplattenschichten mechanisch in Verbindung gebracht werden. Die Herstellung einer Verbindung der optischen Lage mit einer Schicht der elektrisch leitenden Leiterplattenschichten kann in grundsätzlich bekannter Weise durch Lamination oder Verklebung erfolgen.

15 Eine besonders gute Verbindung zwischen Leiterplattenschicht und optischer Lage läßt sich dann erreichen, wenn zur Unterstützung der Verbindung des Polysiloxans der optischen Lage mit der Schicht der elektrisch leitenden Leiterplattenschichten Haftvermittler eingesetzt werden. Hierbei ist zu beachten, daß als Haftvermittler nur Substanzen eingesetzt werden dürfen, die die optische Lage auch auf Dauer nicht angreifen oder deren optische Eigenschaften beeinträchtigen. So ist es z.B. denkbar, daß als Haftvermittler eine gut auf der Schicht der elektrisch leitenden Leiterplattenschichten haftende Polymerschicht auf die optische Lage aufgebracht wird, die zum einen eine sichere Haftung auf beiden Verbindungspartnern aufweist und chemisch neutral gegenüber den Verbindungspartnern ist.

25 In einer anderen Ausgestaltung zur Verbesserung der Haftung zwischen Leiterplattenschicht und optischer Lage ist es auch denkbar, daß eine physikalische und/oder chemische Behandlung der Oberfläche der Schicht der elektrisch leitenden Leiterplattenschichten vorgenommen wird, die mit der optischen Lage verbunden wird, um eine Aktivierung der Oberfläche zur verbesserten Haftung mit der optischen Lage zu erreichen. Eine derartige Behandlung, die beispielsweise mittels Beflammung mit Gasen oder auch mittels Plasmabestrahlung durchgeführt werden kann und die Oberfläche der Leiterplattenschicht in ihren Hafteigenschaften bezüglich der opti-

schen Lage positiv beeinflußt, führt zur chemischen und/oder physikalischen Aktivierung der Oberfläche und damit zu einer verbesserten Haftung.

Von wesentlichem Vorteil für die Herstellung der elektrisch-optischen Leiterplatte ist es, wenn die Gießtechniken zur Strukturierung der optisch leitenden Elemente im wesentlichen bei Umgebungstemperaturen ausgeführt werden. Hierdurch kann ohne die sonst notwendige Erhitzung der Materialien wie etwa bei dem bekannten Heißprägen und ohne die damit einhergehenden Materialbeeinflussungen gearbeitet werden, auch läßt sich ein Verzug der optischen Lage aufgrund Temperaturdehnungen oder chemischen Veränderungen sicher vermeiden. Vorteilhaft ist es hierbei auch, daß beim Gießen der optisch leitenden Elemente die Oberfläche der gegossenen optisch leitenden Elemente durch Rakeln abgezogen und damit die Gießform vollständig gefüllt wird. Es bildet sich damit immer eine gleichbleibend gute Abformung der Gießform auf die optische Lage und damit lassen sich gleichbleibende optische Eigenschaften der optischen Lage erzielen. Durch die Gießtechniken zur Strukturierung der optisch leitenden Elemente können auch großflächige Strukturen der optisch leitenden Elemente hergestellt werden. Damit können beispielsweise Wellenleiter auch mit sehr großen Querschnitten - wie z.B. 1 mm x 1 mm - sowie Wellenleiter mit großen Längserstreckungen auf einfache Weise hergestellt werden können. Derartig große Strukturen z.B. in LIGA-Technik herzustellen ist nicht wirtschaftlich möglich.

Eine besonders vorteilhafte Wirkung des erfindungsgemäß verwendeten Polysiloxanmaterials läßt sich insofern erzielen, daß das Polysiloxanmaterial aufgrund seiner elastischen Eigenschaften auch aus gießtechnischen Vertiefungen mit sehr steilen Wandungen oder Vertiefungen mit Hinterschnitten ohne Beeinträchtigungen ausformbar ist. Die zur Herstellung der Gießformen mittels lithographischer Verfahren häufig verwendeten Dicklackstrukturen wie etwa der Lack Negativresist SU/8 weisen zwar eine besonders gute Oberflächenqualität auf, bilden jedoch aufgrund unterschiedlicher Schrumpfungsprozesse häufig Hinterschneidungen innerhalb der Gießform, die ein Entformen der mechanisch sehr wenig stabilen optischen Lage erschweren oder unmöglich machen. Dies beruht vermutlich auf unterschiedlichen Vernetzungen innerhalb des Lackes bei der Aushärtung unter Lichteinfluß. Derartige Hinterschneidungen führen beim Ausformen sonst häufig benutzter recht starrer Ma-

terialien für optischen Lagen dazu, daß entweder die optischen Lagen beschädigt oder sogar unbrauchbar werden oder aber die Gießform beschädigt wird und damit nur einmal benutzt werden kann. Aufgrund der Elastizität des Polysiloxans lassen sich hieraus hergestellte optische Lagen auch bei Vorliegen von Hinterschneidungen
5 der Gießform unproblematisch ausformen, da durch die Elastizität eine entsprechende nicht-zerstörende Verformung des Polysiloxans möglich ist.

Von weiterem Vorteil ist es, wenn die Koppелеlemente zur optischen Ankopplung der optisch leitenden Elemente an funktional zu verbindende elektrisch leitende Elemente der elektrisch leitenden Leiterplattenschichten gleichzeitig beim Gießen der
10 Schicht mit den optisch leitenden Elementen hergestellt werden. Hierfür können beispielsweise die Gießformen für die optisch leitenden Elemente an den Enden, vorzugsweise unter 45°, abgeschrägte Flanken besitzen, durch diese Flanken in der optischen Lage angeformte Abschnitte der optischen Lage nach der Entformung lokal metallisiert werden und dann die Funktion von integrierten Umlenkspiegeln besitzen.
15 Damit ist eine in die Herstellung der optischen Lage integrierte Fertigung derartiger Koppелеlemente möglich, die Justierungsoperationen separat gefertigter Koppелеlemente und damit unvermeidliche Fehler oder hohen Kostenaufwand vermeiden.

Hinsichtlich der Ausgestaltung der Elemente der optischen Lage ist es von Vorteil,
20 wenn die optisch leitenden Elemente der optischen Lage Kreuzungen, Verzweigungen, Mischer, Wellenlängenmultiplexer und Wellenlängendemultiplexer und Schaltelemente enthalten. Damit und natürlich auch mit sonstigen, bekannten optisch leitenden Elementen können weitgehend alle geforderten Eigenschaften der optischen Lage aufgebaut werden, die für den Einsatz in Multilayerplatinen notwendig sind.

Von der Erfindung ebenfalls mit umfaßt ist die Verwendung einer optisch-
25 elektrischen Leiterplatte, bei der auf einer oder auf beiden Seiten des verfahrensmäßig hergestellten Verbundes aus optischer Lage und mit der optischen Lage verbundenen Schichten der Leiterplatte weitere Schichten der Leiterplatte oder weitere Leiterplatten zu einem Multilayer-Verbund hinzugefügt werden. Damit können auch
30 komplexe Schaltungsdesigns realisiert werden, die anwendungsspezifisch ausgelegt werden können. Eine andere Art der Verwendung der optisch-elektrischen Leiterplat-

te kann darin bestehen, daß der verfahrensmäßig hergestellte Verbund aus optischer Lage und mit der optischen Lage verbundenen Schichten der Leiterplatte auf ein steifes oder auch auf ein flexibles Trägermedium aufgebracht wird. Damit kann das Trägermedium ebenfalls dem Einsatzzweck angepaßt werden.

- 5 Das erfindungsgemäße Verfahren kann, dargestellt noch einmal anhand eines geschlossenen, allerdings nur als ein denkbares Beispiel angeführten Verfahrensablaufs, folgende Schritte umfassen:

- Ausgangspunkt ist eine geeignete Gießform, in der die Wellenleiterstrukturen als Gruben vorliegen und die Grubenenden mit 45°-Schrägen versehen sind. Solche
- 10 Gießformen können mit Hilfe verschiedener Mikrotechnologien, wie z.B. Mikroätztechniken in Silizium, LIGA-Technik, UV-Lithographie oder durch mikromechanische Bearbeitungsverfahren hergestellt werden. Die Gruben der Gießform werden anschließend mit einem flüssigen, höherbrechenden Silikonpolymer der Brechzahl n_2 aufgefüllt. Bei dem Befüllen ist darauf zu achten, daß kein Restfilm einer Dicke größer als 1 μm in den Bereichen neben den Wellenleitergruben verbleibt. Bevorzugte
- 15 Technologie zur präzisen Befüllung der Gruben ist hierbei die Rakeltechnik, mit der eine besonders gute Befüllung der Wellenleitergruben ermöglicht wird. Nach dem Befüllen folgt die Vernetzung des Polysiloxanpolymers. Das in den Gruben ausgehärtete Material bildet das Kernpolymer der herzustellenden Lichtwellenleiter.
- 20 Anschließend wird die Gießform mit den ausgehärteten Lichtleiterkernen mit einem niedrigbrechenden Polysiloxanpolymer der Brechzahl n_1 ($n_1 < n_2$) übergossen und mit einer Platte aus Leiterplattenmaterial abgedeckt. Das Leiterplattenmaterial besitzt auf der der Gießform zugewandten Seite mechanische Stützstrukturen, die als Abstandshalter fungieren und bei einem Preßvorgang des Leiterplattenmaterials gegen
- 25 die Gießform eine definierte Dicke der herzustellenden Schicht (Superstrat) garantieren. Dabei ist zu gewährleisten, daß die Stützstrukturen neben den Wellenleiterstrukturen angebracht sind und keinen Kontakt mit den Wellenleitern besitzen. Die Stützstrukturen können durch mechanische Verfahren, vorzugsweise jedoch durch strukturiertes Ätzen einer entsprechend dicken Kupferschicht hergestellt werden. Zusätzlich
- 30 lich wird das Leiterplattenmaterial in den Bereichen, unter denen sich Koppelspiegel befinden, freigestellt. Nach dem Preßvorgang wird das Superstrat-Polymer vernetzt.

Die verwendeten Leiterplatten können entweder aus glasfaserverstärktem Epoxydharz bestehen, wie z.B. FR4, oder aus Kapton, Teflon, Glas oder anderen geeigneten dielektrischen Trägermaterialien. Die Leiterplatten können entweder gänzlich ohne elektrisch leitfähige Schicht, mit einer einseitigen oder auch zweiseitigen leitfähigen Schicht versehen sein. Die elektrisch leitfähigen Schichten können entweder gar nicht oder einseitig oder zweiseitig als elektrische Leiterbahnen strukturiert sein.

Der derart hergestellte Verbund Wellenleiterkern/Superstrat/Leiterplattenmaterial wird nun von der Gießform getrennt. Die freigelegten 45°-Schrägen an den Wellenleiterenden werden mit Hilfe einer Schattenmaskentechnik lokal metallisiert und haben anschließend die Funktion integrierter Koppelspiegel.

Die Wellenleiterkernschicht wird dann mit einem niedrigbrechenden Polysiloxanpolymer der Brechzahl n_3 ($n_3 < n_2$) übergossen, welche die Wellenleiter-Substratschicht bildet und vorzugsweise dieselbe Brechzahl n_1 wie das Superstrat besitzt. Die noch flüssige Substratpolymerschicht wird ebenfalls mit einer Schicht aus Leiterplattenmaterial abgedeckt, welche mechanische Stützstrukturen enthält, die als Abstandshalter fungieren und nach einem Preßvorgang eine definierte Substratschichtdicke garantieren.

Alternativ zu diesem vorstehend beschriebenen Verfahren kann im ersten Schritt auch ein niedrigbrechendes Polysiloxansubstrat mit Wellenleitergruben erstellt werden, welches während der Herstellung mit einem Leiterplattenmaterial verbunden wird. Im zweiten Schritt werden die Gräben mit höherbrechendem Polysiloxanmaterial gefüllt, wobei wiederum die Rakeltechnik zu bevorzugen ist. Im letzten Schritt wird der Verbund Leiterplatte/Wellenleitersubstrat/Wellenleiterkern mit einer niedrigbrechenden Polysiloxanschicht, dem Superstrat, überzogen und - wie vorstehend erwähnt - während der flüssigen Phase mit Leiterplattenmaterial abgedeckt.

Beide Verfahren führen zum Ergebnis einer optischen Lage aus Polysiloxan, die in eine Leiterplatte integriert ist. Vorzugsweise ist jedoch das erste Verfahren zu verwenden, da das zweite Verfahren die Einschränkung aufweist, daß beim Grubenfüllvorgang auf dem relativ weichen Polysiloxansubstrat gerakelt werden muß. Dabei drückt die Rakel die Substratoberfläche ein, was zu einer unvollständigen Füllung

der Gruben führen kann. Das wiederum führt zu geometrischen Schwankungen der Lichtleiterquerschnitte und damit zu erhöhten Wellenleiterverlusten.

Eine besonders bevorzugte Ausführungsform des erfindungsgemäßen Verfahrens zeigt die Zeichnung.

5 Es zeigen:

Figur 1 - den grundsätzlich aus dem Stand der Technik bekannten Aufbau einer optisch-elektrischen Leiterplatte,

Figur 2 - den Ablauf eines beispielhaft und vereinfacht dargestellten Verfahrensablaufs gemäß der vorliegenden Erfindung.

10 In Fig. 1 ist der schematische Aufbau einer an sich bekannten elektrisch-optischen Leiterplatte (EOLP) dargestellt. Dabei wird in eine Multilayerplatine 11 neben den Lagen 24 mit elektrischen Leiterbahnen 12 eine optische Lage 13 eingefügt. Diese hat hier die Funktion einer optischen Verbindung zwischen zwei Prozessoren 17. Die elektrischen Signale der Prozessoren 17 werden durch elektro-optische Wandler
15 bzw. Sender 15 in optische Signale überführt, durch entsprechende Öffnungen 10 in die Multilayerplatine 11 geleitet, dort durch Umlenkspiegel 14 in die optische Lage 13 eingekoppelt, am Ende über Umlenk- bzw. Koppelspiegel 14 wieder aus der optischen Lage 13 ausgekoppelt und einem elektro-optischen Wandler bzw. Empfänger 16 zugeführt. Dieser liefert dem jeweils adressierten Prozessor 17 die von ihm ver-
20 wertbaren elektrischen Signale. Problematisch bei der Herstellung einer derartigen elektrisch-optischen Leiterplatte 11 ist die Herstellung und Einbindung der optischen Lage 13 in den Verbund der Schichten der Multilayerplatine 11.

In Fig. 2 ist der Herstellungsablauf für die Herstellung der optischen Lage 13 und der darin angeordneten Polysiloxanwellenleiter 22 gemäß der vorliegenden Erfindung
25 durch Gießtechnik und die Integration in eine Leiterplatte 11 dargestellt.

Fig. 2a zeigt eine geeignete Gießform 21, in der die Wellenleiterstrukturen als Negativform in Form von Gruben 34 vorliegen und die Grubenenden 33 mit 45°-Schrägen versehen sind. Solche Gießformen 21 können mit Hilfe verschiedener Mikrotechnologien, wie z.B. Mikroätztechniken in Silizium, LIGA-Technik, UV-Lithographie oder

durch mikromechanische Bearbeitungsverfahren hergestellt werden. Die Gruben 34 werden präzise bis zur Oberkante 35 mit einem flüssigen, höherbrechenden Silikonpolymer 22 der Brechzahl n_2 aufgefüllt. Nach dem Befüllen folgt die Vernetzung des Polysiloxanpolymers 22. Das in den Gruben 34 ausgehärtete Silikonpolymer 22 bildet
5 das Kernpolymer der herzustellenden Lichtwellenleiter.

In Fig. 2b ist die Gießform 21 mit den ausgehärteten Lichtwellenleiterkernen 22 mit einem niedrigbrechenden Polysiloxanpolymer 23 der Brechzahl n_1 ($n_1 < n_2$) übergossen und mit einer Platte 24 aus Leiterplattenmaterial abgedeckt. Das Leiterplattenmaterial 24 besitzt auf der der Gießform 21 zugewandten Seite mechanische Stützstrukturen 25, die als Abstandshalter fungieren. Bei einem nicht dargestellten Preßvorgang wird das Leiterplattenmaterial 24 gegen die Gießform 21 gepreßt und garantiert dabei eine definierte Dicke der herzustellenden Schicht 23 des so gebildeten Superstrats. Durch die Positionierung der Stützstrukturen 25 wird gewährleistet, daß diese neben den Wellenleiterstrukturen 22 angebracht sind und nicht mit ihnen in
10 Kontakt kommen. Die Stützstrukturen 25 können z.B. durch strukturiertes Ätzen einer entsprechend dicken Kupferschicht hergestellt werden.

Zusätzlich wird das Leiterplattenmaterial 24 in den Bereichen, unter denen sich Koppelspiegel 33 befinden, mit Öffnungen 26 freigestellt. Nach dem Pressvorgang wird das Superstrat-Polymer 23 vernetzt.

In Fig. 2c ist der Verbund Wellenleiterkern/Superstrat/Leiterplattenmaterial 22, 23, 24 gezeigt, nachdem er von der Gießform 21 getrennt wurde. Weiterhin wird gezeigt, wie die freigelegten 45°-Schrägen an den Wellenleiterenden 33 mit Hilfe einer Schattenmaske 27 lokal metallisiert 28 werden. Nach diesem Technologieschritt haben sie die Funktion integrierter Koppelspiegel.

In Fig. 2d ist die Wellenleiterkernschicht 22 gezeigt, nachdem sie mit einem niedrigbrechenden Polysiloxanpolymer 29 der Brechzahl n_3 ($n_3 < n_2$) übergossen wurde. Diese Schicht bildet die Wellenleiter-Substratschicht 29 und besitzt vorzugsweise dieselbe Brechzahl n_1 wie das Superstrat 23. Die noch flüssige Substratpolymerschicht 29 wird ebenfalls mit einer Platte 30 aus Leiterplattenmaterial abgedeckt, welche mechanische Stützstrukturen 31 enthält, die als Abstandshalter fungieren und nach einem Preßvorgang eine definierte Substratdicke garantiert.
25
30

Die in Fig. 2d gezeigte Struktur stellt eine elektrisch-optische Leiterplatte 11 dar, wobei die beiden Leiterplatten 24, 30 auf den Außenseiten mit nicht weiter dargestellten elektrischen Bauteilen bestückt werden können. Elektrische Leiterbahnen 32 können auf beiden Seiten der Leiterplatten 24, 30 angebracht werden. Vorzugsweise wird
5 die in Abb. 2d gezeigte Struktur jedoch in eine Multilayer-Platine 11 eingebunden.

Als Leiterplattenmaterialien wird vorzugsweise das Standard-Platinenmaterial FR4 eingesetzt. Für die Einbettung der optischen Lage 13 sind aber auch Materialien wie z.B. Aluminium, Kupfer, Teflon, Kapton und auch Glas möglich.

Sachnummernliste

	11	-	Multilayerplatine/elektrisch-optische Leiterplatte
	12	-	Leiterbahn
	13	-	optische Lage
5	14	-	Umlenkspiegel/Koppelement
	15	-	Sender
	16	-	Empfänger
	17	-	Prozessor
	21	-	Gießform
10	22	-	Wellenleiter/Kern-Polysiloxanschicht/optisch leitendes Element
	23	-	Superstratschicht
	24	-	Leiterplatte
	25	-	Stützelement
	26	-	Durchbruch/Öffnung
15	27	-	Schattenmaske
	28	-	metallisierte Auflage
	29	-	Substratschicht
	30	-	Leiterplatte
	31	-	Stützelement
20	32	-	Leiterbahn
	33	-	abgeschrägter Endbereich
	34	-	Grube

Patentansprüche

1. Verfahren zur Herstellung einer elektrisch-optischen Leiterplatte (11), aufweisend eine Anzahl Schichten (24, 30) mit elektrisch leitenden Elementen (12) und mindestens eine optische Lage (13) mit optisch leitenden Elementen (22),
5 insbesondere mit Wellenleitern (22),

dadurch gekennzeichnet, daß

die mindestens eine optische Lage (13) ein Polysiloxanmaterial aufweist und die Strukturierung der Elemente (22) der optischen Lage (13) durch Gießtechniken erfolgt, wobei die mechanische Verbindung zwischen der optischen Lage
10 (13) und der mindestens einen Schicht (24, 30) der elektrisch leitenden Leiterplattenschichten im direkten Zusammenhang der Herstellung der optischen Lage (13) vorgenommen wird.

2. Verfahren gemäß Anspruch 1, **dadurch gekennzeichnet, daß** die mechanische Verbindung zwischen der optischen Lage (13) und der mindestens einen
15 Schicht (24, 30) der elektrisch leitenden Leiterplattenschichten direkt bei der Herstellung der Elemente (22) der optischen Lage (13) vorgenommen wird.

3. Verfahren gemäß Anspruch 2, **dadurch gekennzeichnet, daß** die optische Lage (13) aus einem höherbrechendem Kern-Polysiloxan (22) sowie einem niedrigbrechenden Polysiloxan als Superstratschicht (23) und einem niedrigbrechenden Polysiloxan als Substratschicht (29) in Form von Deckschichten
20 auf dem Kern-Polysiloxan (22) gebildet wird.

4. Verfahren gemäß Anspruch 3, **dadurch gekennzeichnet, daß** das Superstrat-Polysiloxan (23) in flüssiger Form auf das schon verfestigte Kern-Polysiloxan (22) appliziert wird, in seiner flüssigen Phase mit einer Schicht (24, 30) der elektrisch leitenden Leiterplattenschichten in Verbindung gebracht und anschließend vernetzt wird.
25

5. Verfahren gemäß Anspruch 3, **dadurch gekennzeichnet, daß** das Substrat-Polysiloxan (29) in flüssiger Form auf das schon verfestigte Kern-Polysiloxan

(22) appliziert wird, in seiner flüssigen Phase mit einer Schicht (30) der elektrisch leitenden Leiterplattenschichten in Verbindung gebracht und anschließend vernetzt wird.

- 5 6. Verfahren gemäß einem der Ansprüche 4 oder 5, **dadurch gekennzeichnet, daß** nach der Vernetzung der Polysiloxanschicht des Substrates (29) oder des Superstrates (23) die eine Schicht (24) der elektrisch leitenden Leiterplattenschichten mechanisch an der Polysiloxanschicht (23, 29) festgelegt ist.
- 10 7. Verfahren gemäß einem der Ansprüche 3 bis 6, **dadurch gekennzeichnet, daß** in einem ersten Schritt Grubenstrukturen (34) einer Gießform (21) mit höherbrechendem Kern-Polysiloxan (22) gefüllt und ausgehärtet werden, in einem zweiten Schritt ein niedrigbrechendes Polysiloxan als Superstratschicht (23) so aufgebracht wird, daß sie sich mit dem Kern-Polysiloxan (22) verbindet, in einem dritten Schritt die Superstratschicht (23) mit den auf ihr befindlichen optisch leitenden Elementen (22) von der Gießform (21) getrennt werden und in
15 in einem vierten Schritt ein niedrigbrechendes Polysiloxan als Substratschicht (29) auf das Kern-Polysiloxan (22) aufgebracht wird.
- 20 8. Verfahren gemäß einem der Ansprüche 3 bis 6, **dadurch gekennzeichnet, daß** in einem ersten Schritt das niedrigbrechende Polysiloxan-Substrat (29) mit Grubenstrukturen (34) gießtechnisch hergestellt wird, in einem zweiten Schritt ein höherbrechendes Kern-Polysiloxan (22) in die Gruben (34) gefüllt und in einem dritten Schritt ein niedrigbrechendes Polysiloxan als Superstratschicht (23) auf den Verbund Polysiloxan-Substrat/Kern-Polysiloxan (29, 22) aufgebracht wird.
- 25 9. Verfahren gemäß einem der Ansprüche 3 bis 8, **dadurch gekennzeichnet, daß** die Schicht (24, 30) der elektrisch leitenden Leiterplattenschichten auf der dem flüssigen Polysiloxan der Substratschicht (29) bzw. der Superstratschicht (23) zugewandten Seite mikrostrukturierte Abstandshalter (25, 31) aufweist, die eine definierte Dicke der Substratschicht (29) bzw. der Superstratschicht (23) gewährleisten.

10. Verfahren gemäß Anspruch 1, **dadurch gekennzeichnet, daß** die mechanische Verbindung zwischen der optischen Lage (13) und der mindestens einen Schicht (24, 30) der elektrisch leitenden Leiterplattenschichten im Anschluß an die Herstellung der optischen Lage (13) vorgenommen wird.
- 5 11. Verfahren gemäß Anspruch 10, **dadurch gekennzeichnet, daß** die optische Lage (13), bestehend aus Polysiloxan-Substrat (29) und/oder Polysiloxan-Kern (22) und/oder Polysiloxan-Superstrat (23) zunächst als eigenständige Lage hergestellt und anschließend entweder einseitig oder beidseitig mit einer oder mehreren Schichten (24, 30) der elektrisch leitenden Leiterplattenschichten mechanisch in Verbindung gebracht wird.
10
12. Verfahren gemäß Anspruch 11, **dadurch gekennzeichnet, daß** die Verbindung der optischen Lage (13) mit einer Schicht (24, 30) der elektrisch leitenden Leiterplattenschichten durch Lamination oder Verklebung erfolgt.
13. Verfahren gemäß einem der vorstehenden Ansprüche, **dadurch gekennzeichnet, daß** die optisch leitende Schicht (22) während der Herstellung der elektrisch-optischen Leiterplatte (11) gemeinsam mit der mindestens einen Schicht (24, 30) der elektrisch leitenden Leiterplattenschichten gehandhabt wird.
15
14. Verfahren gemäß einem der vorstehenden Ansprüche, **dadurch gekennzeichnet, daß** zur Unterstützung der Verbindung des Polysiloxans der optischen Lage (13) mit der Schicht (24, 30) der elektrisch leitenden Leiterplattenschichten Haftvermittler eingesetzt werden.
20
15. Verfahren gemäß Anspruch 14, **dadurch gekennzeichnet, daß** als Haftvermittler eine gut auf der Schicht (24, 30) der elektrisch leitenden Leiterplattenschichten haftende Polymerschicht auf die optische Lage (13) aufgebracht wird.
- 25 16. Verfahren gemäß einem der Ansprüche 1 bis 13, **dadurch gekennzeichnet, daß** eine physikalische und/oder chemische Behandlung der Oberfläche der Schicht (24, 30) der elektrisch leitenden Leiterplattenschichten vorgenommen wird, die mit der optischen Lage (13) verbunden wird, um eine Aktivierung der Oberfläche zur verbesserten Haftung mit der optischen Lage (13) zu erreichen.

17. Verfahren gemäß Anspruch 16, **dadurch gekennzeichnet, daß** die Schicht (24, 30) der elektrisch leitenden Leiterplattenschichten, die mechanisch mit der optischen Lage (13) verbunden wird, mittels Beflammung mit Gasen in ihren Hafteigenschaften bezüglich der optischen Lage (13) beeinflußt wird.
- 5 18. Verfahren gemäß Anspruch 16, **dadurch gekennzeichnet, daß** die Schicht (24, 30) der elektrisch leitenden Leiterplattenschichten, die mechanisch mit der optischen Lage (13) verbunden wird, mittels Plasmabestrahlung in ihren Hafteigenschaften bezüglich der optischen Lage (13) beeinflußt wird.
- 10 19. Verfahren gemäß einem der vorstehenden Ansprüche, **dadurch gekennzeichnet, daß** die Gießtechniken zur Strukturierung der optisch leitenden Elemente (22) im wesentlichen bei Umgebungstemperaturen ausgeführt werden.
- 15 20. Verfahren gemäß einem der vorstehenden Ansprüche, **dadurch gekennzeichnet, daß** beim Gießen der optisch leitenden Elemente (22) die Oberfläche der gegossenen optisch leitenden Elemente (22) durch Rakeln abgezogen und damit die Gießform (21) vollständig gefüllt wird.
21. Verfahren gemäß einem der vorstehenden Ansprüche, **dadurch gekennzeichnet, daß** durch die Gießtechniken zur Strukturierung der optisch leitenden Elemente (22) auch großflächige Strukturen der optisch leitenden Elemente (22) hergestellt werden können.
- 20 22. Verfahren gemäß einem der vorstehenden Ansprüche, **dadurch gekennzeichnet, daß** das Polysiloxanmaterial aufgrund seiner elastischen Eigenschaften auch aus gießtechnischen Vertiefungen (34) mit sehr steilen Wandungen oder Vertiefungen mit Hinterschnitten ohne Beeinträchtigungen ausformbar ist.
- 25 23. Verfahren gemäß einem der vorstehenden Ansprüche, **dadurch gekennzeichnet, daß** die Koppелеlemente (14) zur optischen Ankopplung der optisch leitenden Elemente (22) an funktional zu verbindende elektrisch leitende Elemente (15, 16, 17) der elektrisch leitenden Leiterplattenschichten (12) gleichzeitig beim Gießen der optischen Lage (13) mit den optisch leitenden Elementen (22) hergestellt werden.

24. Verfahren gemäß Anspruch 23, **dadurch gekennzeichnet, daß** die Gießformen (34) für die optisch leitenden Elemente (22) an den Enden (33), vorzugsweise unter 45°, abgeschrägte Flanken besitzen, durch diese Flanken (14) in der optischen Lage (13) angeformte Abschnitte (28) der optischen Lage nach der Entformung lokal (28) metallisiert werden und dann die Funktion von integrierten Umlenkspiegeln (14) besitzen.
25. Verfahren gemäß einem der vorstehenden Ansprüche, **dadurch gekennzeichnet, daß** die optisch leitenden Elemente (22) der optischen Lage (13) Kreuzungen, Verzweigungen, Mischer, Wellenlängenmultiplexer und Wellenlängendemultiplexer und Schaltelemente enthalten.
26. Verfahren gemäß einem der vorstehenden Ansprüche, **dadurch gekennzeichnet, daß** die optisch leitende Schicht (22) aus einem Polysiloxanmaterial eine Temperaturstabilität der optischen Lage der elektrisch-optischen Leiterplatte (11) etwa bei Lötvorgängen bis im wesentlichen 250 °C ohne Beeinträchtigung der optischen Eigenschaften der Elemente (22) der optischen Lage (13) zuläßt.
27. Verfahren gemäß einem der vorstehenden Ansprüche, **dadurch gekennzeichnet, daß** die Leiterplatten (24) aus glasfasergefülltem Epoxydharz und/oder Kapton und/oder Teflon und/oder Glas gebildet werden, die gar nicht oder einseitig oder beidseitig mit elektrisch leitenden Schichten (12) versehen sind.
28. Verfahren gemäß einem der vorstehenden Ansprüche, **dadurch gekennzeichnet, daß** die eingesetzten Leiterplatten (24) einseitig oder beidseitig mit elektrischen Leiterbahnen (12) versehen sind.
29. Elektrisch-optische Leiterplatte (11) hergestellt nach einem der vorstehenden Ansprüche.
30. Verwendung einer elektrisch-optischen Leiterplatte (11) gemäß einem der vorstehenden Ansprüche in Multilayer-Platinen, **dadurch gekennzeichnet, daß** auf einer oder auf beiden Seiten des verfahrensmäßig hergestellten Verbundes aus optischer Lage (13) und mit der optischen Lage (13) verbundenen Schicht-

ten (24, 30) der Leiterplatte (11) weitere Schichten der Leiterplatte (11) oder weitere Leiterplatten (11) zu einem Multilayer-Verbund hinzugefügt werden.

31. Verwendung einer elektrisch-optischen Leiterplatte (11) nach Anspruch 1 bis 29 als leitungsgebundenes optisches Verbindungselement, **dadurch gekennzeichnet, daß** der verfahrensmäßig hergestellte Verbund aus optischer Lage (13) und mit der optischen Lage (13) verbundenen Schichten (24, 30) der Leiterplatte (11) auf ein steifes Trägermedium aufgebracht wird.
32. Verwendung einer elektrisch-optischen Leiterplatte (11) nach Anspruch 1 bis 29 als leitungsgebundenes optisches Verbindungselement, **dadurch gekennzeichnet, daß** der verfahrensmäßig hergestellte Verbund aus optischer Lage (13) und mit der optischen Lage (13) verbundenen Schichten (24, 30) der Leiterplatte (11) auf ein flexibles Trägermedium aufgebracht wird.
33. Verwendung einer elektrisch-optischen Leiterplatte nach Anspruch 1 bis 29 als integriert-optisches Bauelement, **dadurch gekennzeichnet, daß** als optische Elemente (22) optische Leistungsteiler, optische Mischer, optische Schalter, optische Modulatoren, Wellenlängenmultiplexer, Wellenlängendemultiplexer oder optische Abschwächer verwendet werden.

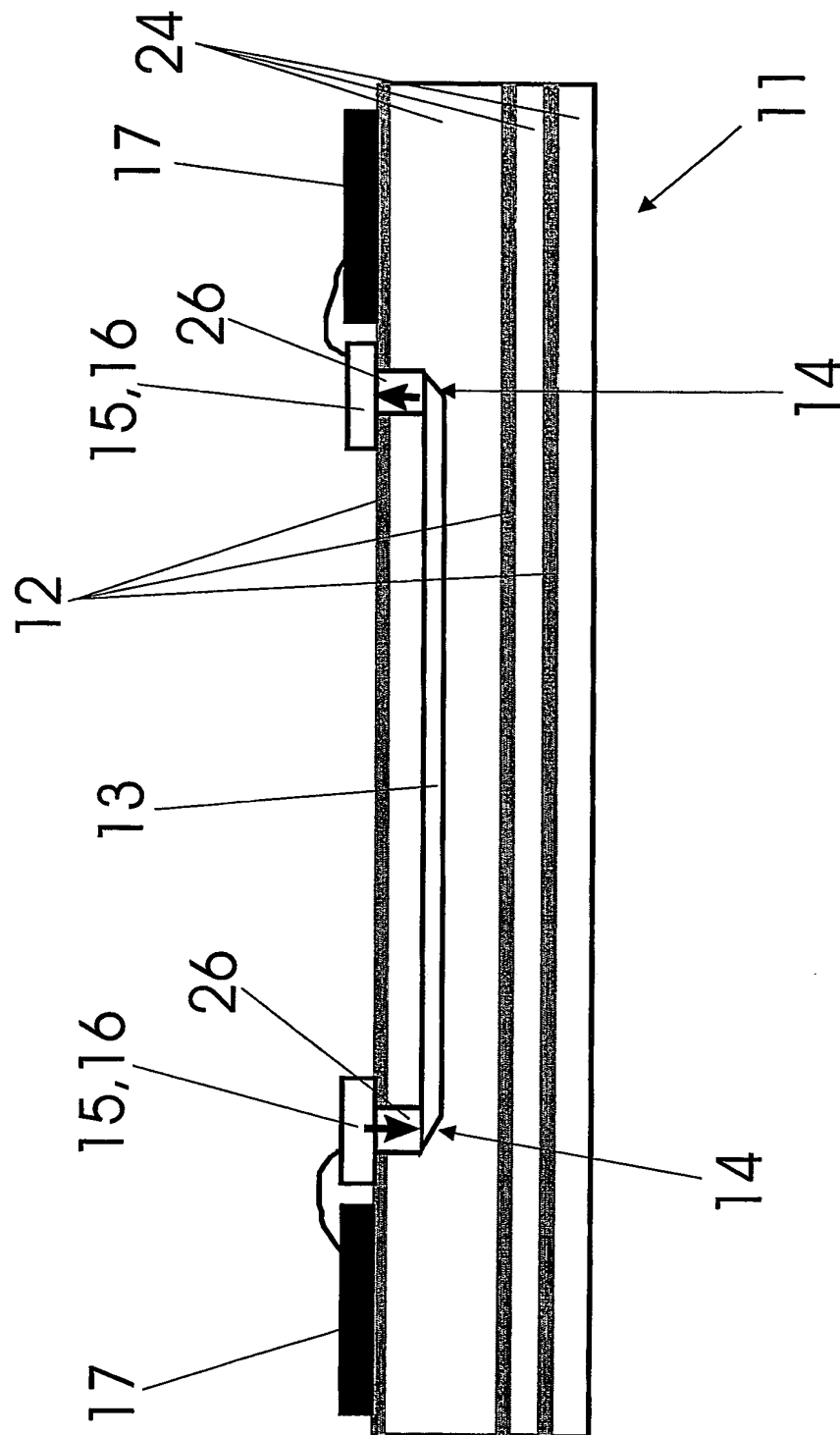


Fig. 1

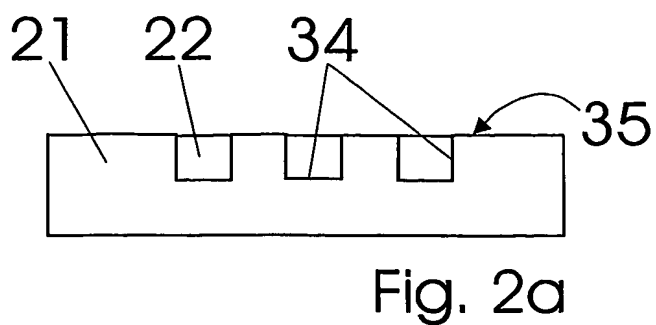
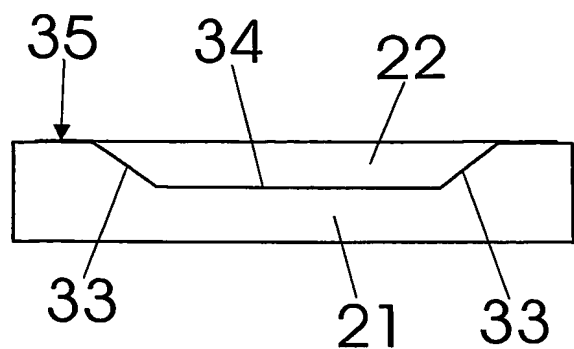


Fig. 2a

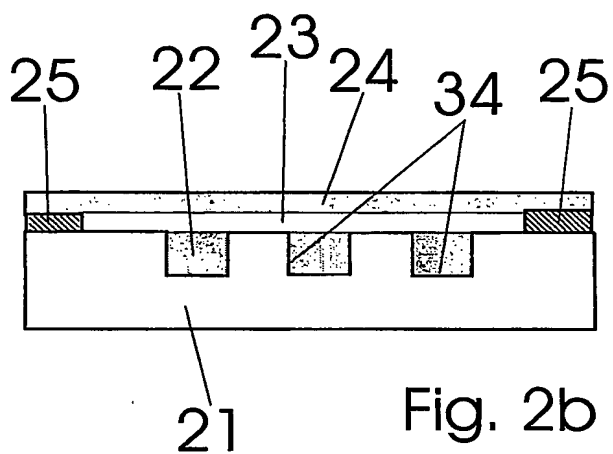
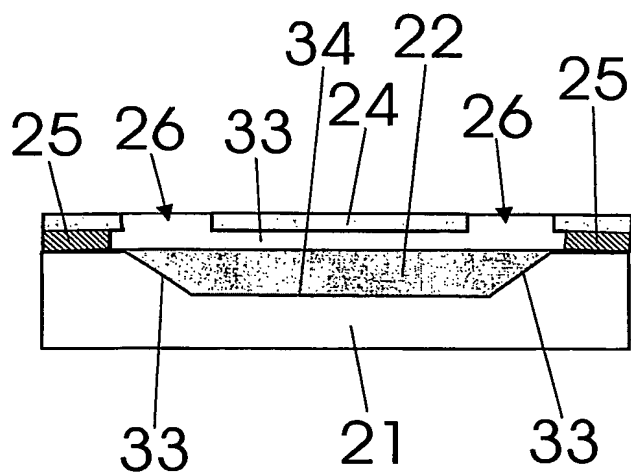


Fig. 2b

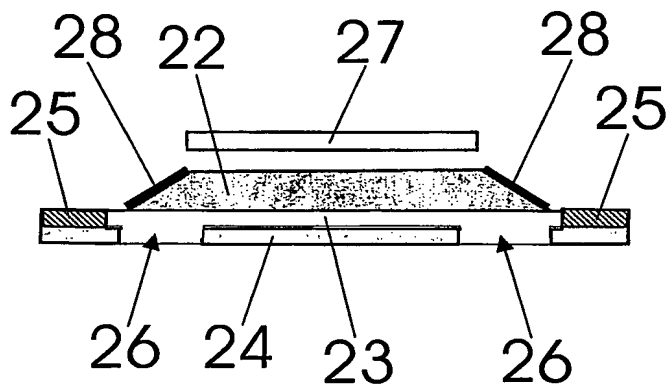


Fig. 2c

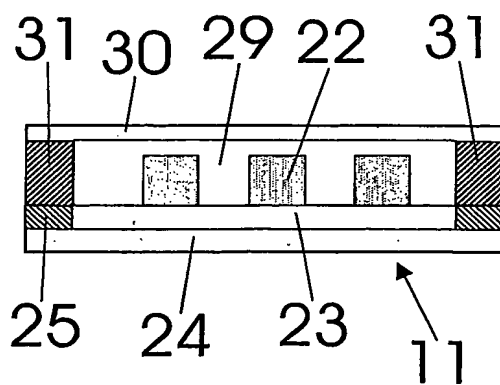
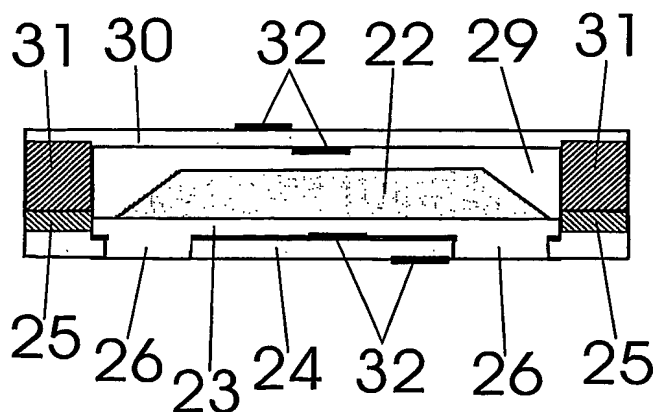


Fig. 2d

INTERNATIONAL SEARCH REPORT

International Application No
PCT/DE2004/002242

A. CLASSIFICATION OF SUBJECT MATTER

IPC 7 G02B6/12

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 G02B

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the International search (name of data base and, where practical, search terms used)

EPO-Internal, INSPEC, PAJ, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6 088 492 A (KANEKO ET AL) 11 July 2000 (2000-07-11) abstract; figure 3 column 11, line 62 - line 67	1-33
X	KOPETZ S ET AL: "Coupling of optoelectronic modules to optical layer in printed circuit boards (PCBs)" PROCEEDINGS OF THE SPIE - THE INTERNATIONAL SOCIETY FOR OPTICAL ENGINEERING SPIE-INT. SOC. OPT. ENG USA, vol. 4942, 30 October 2002 (2002-10-30), pages 282-286, XP002315409 ISSN: 0277-786X abstract; figure 1 page 283, paragraph 3	1-33

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the International filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the International filing date but later than the priority date claimed

"T" later document published after the International filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

Date of the actual completion of the International search

27 January 2005

Date of mailing of the International search report

01/03/2005

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Authorized officer

Faderl, I

INTERNATIONAL SEARCH REPORT

International Application No
PCT/DE2004/002242

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	GRIESE E ET AL: "Self-aligned coupling of optical transmitter and receiver modules to board-integrated optical multimode waveguides" PROCEEDINGS OF THE SPIE - THE INTERNATIONAL SOCIETY FOR OPTICAL ENGINEERING SPIE-INT. SOC. OPT. ENG USA, vol. 4455, 29 July 2001 (2001-07-29), pages 243-250, XP002315410 ISSN: 0277-786X the whole document	1-33
A	US 2003/108269 A1 (POGGE H. BERNHARD ET AL) 12 June 2003 (2003-06-12) the whole document	1-33
A	LEHMACHER S ET AL: "INTEGRATION OF POLYMER OPTICAL WAVEGUIDES INTO PRINTED CIRCUIT BOARDS (PCB)" PROCEEDINGS. MICRO. TEC. VDE WORLD MICROTECHNOLOGIES CONGRESS, PROCEEDINGS OF INTERNATIONAL CONFERENCE ON MICROTECHNOLOGIES, XX, XX, 25 September 2000 (2000-09-25), pages 111-113, XP001035010 cited in the application the whole document	1
A	US 2003/179979 A1 (OUCHI TOSHIHIKO) 25 September 2003 (2003-09-25) abstract; figures 1-3,5,8	1
A	EP 1 142 682 A (NIPPON SHEET GLASS CO., LTD) 10 October 2001 (2001-10-10) abstract paragraph '0005!	1

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE2004/002242

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 6088492	A	11-07-2000	JP 3372745 B2	04-02-2003
			JP 9236731 A	09-09-1997
			JP 3372746 B2	04-02-2003
			JP 9236719 A	09-09-1997
			US 5972516 A	26-10-1999
<hr/>				
US 2003108269	A1	12-06-2003	NONE	
<hr/>				
US 2003179979	A1	25-09-2003	JP 2003279771 A	02-10-2003
<hr/>				
EP 1142682	A	10-10-2001	CA 2350825 A1	22-03-2001
			EP 1142682 A1	10-10-2001
			US 6535680 B1	18-03-2003
			CN 1126653 B	05-11-2003
			WO 0119587 A1	22-03-2001
			TW 555712 B	01-10-2003
<hr/>				

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE2004/002242

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
IPK 7 G02B6/12

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
IPK 7 G02B

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der Internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, INSPEC, PAJ, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 6 088 492 A (KANEKO ET AL) 11. Juli 2000 (2000-07-11) Zusammenfassung; Abbildung 3 Spalte 11, Zeile 62 - Zeile 67	1-33
X	KOPETZ S ET AL: "Coupling of optoelectronic modules to optical layer in printed circuit boards (PCBs)" PROCEEDINGS OF THE SPIE - THE INTERNATIONAL SOCIETY FOR OPTICAL ENGINEERING SPIE-INT. SOC. OPT. ENG USA, Bd. 4942, 30. Oktober 2002 (2002-10-30), Seiten 282-286, XP002315409 ISSN: 0277-786X Zusammenfassung; Abbildung 1 Seite 283, Absatz 3	1-33

☒ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

☒ Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"G" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der Internationalen Recherche

27. Januar 2005

Absendedatum des Internationalen Recherchenberichts

01/03/2005

Name und Postanschrift der Internationalen Recherchenbehörde
Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax (+31-70) 340-3016

Bevollmächtigter Bediensteter

Faderl, I

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	GRIESE E ET AL: "Self-aligned coupling of optical transmitter and receiver modules to board-integrated optical multimode waveguides" PROCEEDINGS OF THE SPIE - THE INTERNATIONAL SOCIETY FOR OPTICAL ENGINEERING SPIE-INT. SOC. OPT. ENG USA, Bd. 4455, 29. Juli 2001 (2001-07-29), Seiten 243-250, XP002315410 ISSN: 0277-786X das ganze Dokument	1-33
A	US 2003/108269 A1 (POGGE H. BERNHARD ET AL) 12. Juni 2003 (2003-06-12) das ganze Dokument	1-33
A	LEHMACHER S ET AL: "INTEGRATION OF POLYMER OPTICAL WAVEGUIDES INTO PRINTED CIRCUIT BOARDS (PCB)" PROCEEDINGS. MICRO. TEC. VDE WORLD MICROTECHNOLOGIES CONGRESS, PROCEEDINGS OF INTERNATIONAL CONFERENCE ON MICROTECHNOLOGIES, XX, XX, 25. September 2000 (2000-09-25), Seiten 111-113, XP001035010 in der Anmeldung erwähnt das ganze Dokument	1
A	US 2003/179979 A1 (OUCHI TOSHIHIKO) 25. September 2003 (2003-09-25) Zusammenfassung; Abbildungen 1-3,5,8	1
A	EP 1 142 682 A (NIPPON SHEET GLASS CO., LTD) 10. Oktober 2001 (2001-10-10) Zusammenfassung Absatz '0005!	1

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE2004/002242

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 6088492 A	11-07-2000	JP 3372745 B2	04-02-2003
		JP 9236731 A	09-09-1997
		JP 3372746 B2	04-02-2003
		JP 9236719 A	09-09-1997
		US 5972516 A	26-10-1999
US 2003108269 A1	12-06-2003	KEINE	
US 2003179979 A1	25-09-2003	JP 2003279771 A	02-10-2003
EP 1142682 A	10-10-2001	CA 2350825 A1	22-03-2001
		EP 1142682 A1	10-10-2001
		US 6535680 B1	18-03-2003
		CN 1126653 B	05-11-2003
		WO 0119587 A1	22-03-2001
		TW 555712 B	01-10-2003